

RAiO

RA8802/8820

中文文字/圖形

LCD 控制器

基本規格書

Version 1.1

July 12, 2011

1. 簡介

RA8802/8820 是一個中英文文字與繪圖模式的點矩陣液晶顯示(LCD)控制器，RA8802 可最大支援 320x240 點的 LCD 面板，RA8820 可最大支援 240x240 點的 LCD 面板。內建 512Kbyte 的字形碼可以顯示中文字型、數字符號、英日歐文等字母。在文字模式中，RA8802/8820 可接收標準中文文字內碼直接顯示中文，而不需要進入繪圖模式以繪圖方式描繪中文，可以節省許多微處理器時間，提升液晶顯示中文之處理效率。

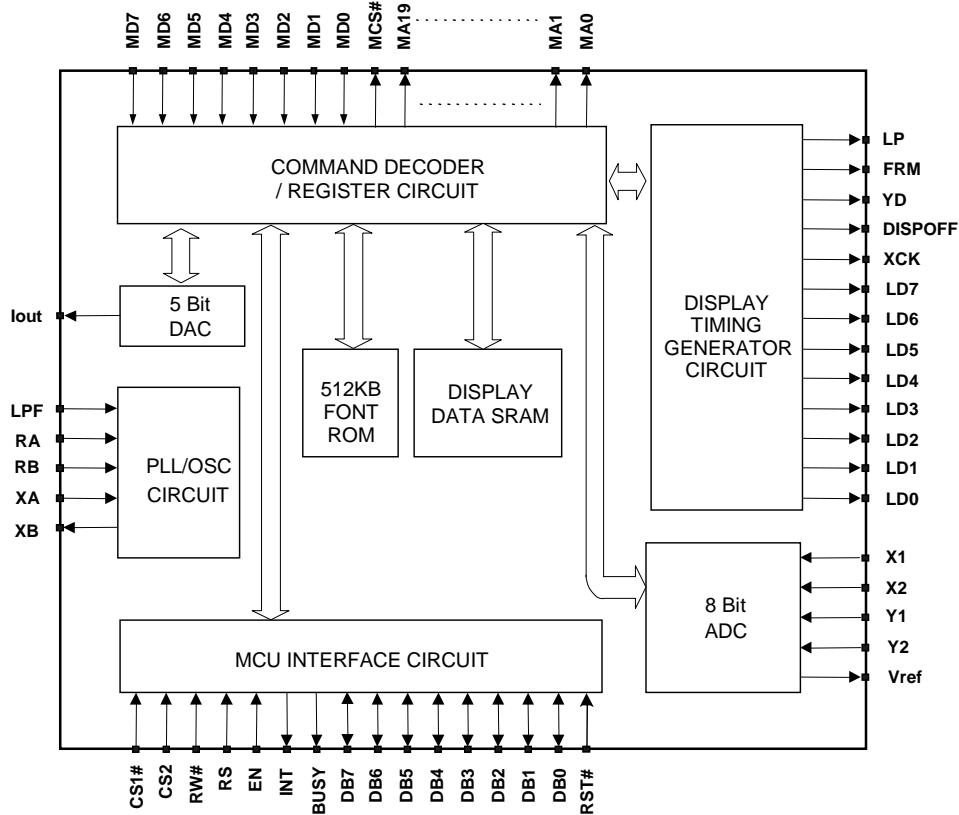
RA8802/8820 除了支援 8080/6800 系列之 MCU 外，更提供 4/8 bit 的資料匯流排介面，並且支援市面上大多數的液晶顯示驅動 IC(LCD Driver)。RA8802/8820 可以外掛字形 ROM，增加顯示的字量或其他國家的特殊文字。除此之外，RA8802/8820 內含 8-bit ADC 與 5-bit DAC，提供了觸控螢幕與液晶亮度調整的解決方案，節省許多應用成本。

2. 特性

- ◆ 支援文字與繪圖兩種混和顯示模式
- ◆ 內建 9.6Kbyte/4.8KByte 的顯示 RAM (Display Data RAM)
- ◆ 內建 512KB ROM，提供繁體或簡體中文兩種字型：
 - _ RA8802/8820-T：13,094 個常用與次常用繁體字型
 - _ RA8802/8820-S：7,602 個簡體字型
- ◆ 最大可支援 RA8802: 320x240 點，RA8820: 240x160 點 LCD 面板
- ◆ 提供全形(16x16)與半形(8x16)文字顯示模式
- ◆ 支援 4/8 位元之 6800/8080 MCU 介面
- ◆ 支援 4/8 bit 之 LCD 驅動 IC 介面
- ◆ 提供中/英文文字對齊功能
- ◆ 內建粗體字形與行距設定
- ◆ 內建 8-bit ADC 支援觸控螢幕應用
- ◆ 內建 5-bit DAC 支援螢幕亮度控制
- ◆ 提供 RC 或 X'tal/PLL 振盪的兩種時脈選擇
- ◆ 電源操作範圍：
 - _RA8802: 2.7~4.0V
 - _RA8820: 2.7~4.0V
- ◆ 支援 Die，PQFP，LQPF 100 包裝

3. 系統方塊圖

圖 3-1 是 RA8802/8820 的內部方塊圖，主要是由 Display RAM、512Kbyte 的字形 ROM、命令暫存器(Command Registers)、類比-數位轉換器(Analog to Digital Converter, ADC)、數位-類比轉換器(Digital to Analog Converter, DAC)、液晶顯示驅動器介面(LCD Driver I/F)與微控制器介面(MCU I/F)所組成。RA8802 與 RA8820 之主要差異在於 Display Data RAM 的大小，RA8802 的 Display RAM 為 9.6KByte，RA8820 則為 4.8KByte。



4. 腳位定義

4.1 MCU 介面

Pin Name	I/O	Description
DB[7..0]	I/O	8 位元資料匯流排 負責在 RA8802/8820 及微處理器之間做資料傳送與接收。當 MCU 為 4 位元模式下，高位元組 DB[7..4]需接地。
RD# (EN)	I	資料讀取 當使用 8080 系列的 MCU 時，RD#為資料讀取信號，在低電位動作。 當使用 6800 系列的 MCU 時，EN 為 Enable 信號，在高電位動作。
WR# (R/W#)	I	資料寫入 當 MCU 為 8080 系列時，此腳位元為資料寫入信號(WR#)，於低電位動作。 當 MCU 為 6800 系列時，此腳位元為讀取/寫入信號(R/W#)，高電位時表示為讀取的動作，低電位時表示為寫入的動作。
RS	I	暫存器/資料選擇

		當 RS 是 High 時，MCU 會存取指令暫存器(Instruction Register)，而當 RS 是 Low 時，MCU 會存取資料暫存器(Data Register)。通常會連接到 MCU 的位址線 A0。
CS1# CS2	I	晶片選取 當 CS1 # 是 Low 和 CS2 是 high 時，RA8802/8820 會處於 Ready State，隨時可接受指令。 請將 CS1 # 直接接 Low，CS2 直接接 High，不需作 Enable。
INT	O	中斷訊號 此腳位可設成高或低電位觸發。
BUSY	O	忙碌訊號(busy signal) ，可設成高或低電位動作。 當 BUSY 腳位為 High 時，RA8802/8820 無法被存取，此腳位應該與 MCU I/O 的輸入端連接，MCU 必須在對 RA8802/8820 做存取前需要確定這腳位元為低電位才可動作。

4.2 LCD Driver 介面

Pin Name	I/O	Description
YD	O	LCD 驅動器控制訊號 YD 會產生一個脈衝於每個 Frame 的起始位址。
FRM	O	LCD 驅動器控制訊號 用來當作 LCD 驅動器電壓準位偏移(Level Shift)的控制訊號，通常在一個 Frame 切換一次。
LP	O	LCD 驅動器控制訊號 顯示資料擷取信號。
XCK	O	LCD 驅動器的時脈訊號 資料在 XCK 的下降緣時(falling edge)傳送。
DISPOFF	O	顯示關閉 (Display OFF) 控制訊號 用來控制 LCD 電源供應與背光(backlight)。此腳位由暫存器 LCR 的 bit 2 來控制。
LD7 SYS_MI	I/O	LCD 驅動器資料匯流排 Bit7 當使用 8-bit LCD 驅動器時，此腳位是接於 LCD 驅動器的 D7 腳位。 在重置期間此腳位當成 SYS_MI，是用來做 MCU 形式的選擇。當使用 8080 系列的 MCU 時要 Pull Low，否則 MCU 介面將被視為 6800 系列。
LD6 SYS_DB	I/O	LCD 驅動器資料匯流排 Bit6 當使用 8-bit LCD 驅動器時，此腳位是接於 LCD 驅動器的 D6 腳位。 在重置期間此腳位當成 SYS_DB，是用來做選擇 MCU 的資料匯流排為

		4 位元或 8 位元。如果 SYS_DB 外接一 Pull Low 電阻，則 RA8802/8820 的 MCU 資料匯流排介面將定義成 4-Bit，否則 RA8802/8820 的 MCU 資料匯流排介面將定為 8-Bit。
LD5 SYS_FQ	I/O	LCD 驅動器資料匯流排 Bit5 當使用 8-bit LCD 驅動器時，此腳位是接於 LCD 驅動器的 D5 腳位。 在重置期間此腳位當成 SYS_FQ，是用來做選擇產生系統時脈為 X'tal 或是 RC 電路。如果 SYS_FQ 外接一 Pull Low 電阻，則 RA8802/8820 系統時序產生將是 RC-振盪器的方式，否則 RA8802/8820 的系統時序產生將是 X'tal 與 PLL。
LD4	I/O	LCD 驅動器資料匯流排 Bit4 當使用 8-bit LCD 驅動器時，此腳位是接於 LCD 驅動器的 D4 腳位。
LD3 SYS_LD	I/O	LCD 驅動器資料匯流排 Bit3 此腳位是接於 LCD 驅動器的 D3 腳位。 在重置期間此腳位當成 SYS_LD，是用來做 LCD 驅動器資料匯流排介面 8Bit 或 4Bit 選擇，如果外接一 Pull Low 電阻，則 RA8802/8820 的 LCD 驅動器資料匯流排介面將定義成 4-Bit，否則 RA8802/8820 的 LCD 驅動器資料匯流排介面將定為 8-Bit。
LD2 SYS_PLR	I/O	LCD 驅動器資料匯流排 Bit2 此腳位是接於 LCD 驅動器的 D2 腳位。 在重置期間此腳位當成 SYS_PLR，是用來做“RS”極性的選擇。 如果 SYS_PLR 外接一 Pull Low 電阻，則“RS”=1 表示是暫存器 Access Cycle，“RS”=0 表示是 Data Access Cycle。 否則“RS”=0 表示是暫存器 Access Cycle，“RS”=1 表示是 Data Access Cycle。
LD1 OPM1	I/O	LCD 驅動器資料匯流排 Bit1 此腳位是接於 LCD 驅動器的 D1 腳位。 在重置期間此腳位將 LD1 當成 OPM1，是用來選擇 RA8802/8820 的測試模式，一般使用者不可以將此腳位 Pull-Low。
LD0 OPM0	I/O	LCD 驅動器資料匯流排 Bit0 此腳位是接於 LCD 驅動器的 D0 腳位。 在重置期間此腳位將 LD0 當成 OPM0，是用來選擇 RA8802/8820 的測試模式，一般使用者不可以將此腳位 Pull-Low。

4.3 Clock 介面

Pin Name	I/O	Description
XA	I	X'tal 振盪的外接端點 外接 32768Hz 石英振盪，提供內部 Oscillator 的輸入振盪訊號。如果在

		RC_OSC 模式下，則 XA，XB 與 LPF 要浮接。
XB	O	X'tal 振盪的外接端點 外接 32768Hz 石英振盪，提供內部 PLL 的輸入振盪訊號。
LPF	I	低通濾波器 (LPF) 輸入的腳位 提供內部 PLL 電路使用。
RA	I	RC 振盪的外接電阻端點 如果是在 X'tal/PLL 振盪模式下，則 RA 與 RB 為浮接。
RB	I	RC 振盪的外接電阻端點

4.4 Peripheral 介面

Pin Name	I/O	Description
RST#	I	重置訊號 低電位動作
X1	I	連接於電阻式觸控螢幕的左邊端點 XL
X2	I	連接於電阻式觸控螢幕的右邊端點 XR
Y1	I	連接於電阻式觸控螢幕的上邊端點 YU
Y2	I	連接於電阻式觸控螢幕的下邊端點 YD
Iout	O	DAC 的電流源輸出 用於亮度調整控制。
Vref	O	ADC 參考電壓
MA[19..0]	O	20-bit 位址匯流排 用於外接字型 ROM 的定址。 Note: MA0 必須 Pull High(10Kohm) 如果不使用外接字型 ROM，MA[7:0]可直接接到 VDD 以節省電源消耗。
MCS#	O	外部 ROM 晶片選擇 外掛字型 ROM (Character pattern ROM) 的晶片選擇與輸出致能。
MD[7:0]	I	外部 ROM 資料匯流排 Bit[7:0] 8-bit 資料匯流排連接於外掛字型 ROM 的資料匯流排。 Note: 如果不使用外接字型 ROM，MD[7:0]可直接接到 VDD 以節省電源消耗。
SEL0	I	測試腳位 正常使用時接地。
SEL1	I	測試腳位 正常使用時接 VDD。

4.5 Power 訊號

Pin Name	I/O	Description
VDD	I	電源訊號
GND	I	接地訊號
AVDD	I	類比電源訊號
AGND	I	類比接地訊號

5. 系統應用

