

RAiO

RA8872

文字 / 圖形

TFT LCD 控制器

基本規格書

Version 1.1

February 7, 2013

RAiO Technology Inc.

©Copyright RAiO Technology Inc, 2010, 2011, 2012, 2013

1. 簡介

RA8872 是一個文字與繪圖模式的液晶顯示 (TFT-LCD) 控制器，可結合文字或 2D 圖形應用，支援最大到 320*240 點解析度的中小尺寸數位 TFT 面板。RA8872 內建記憶體能支援 65K 色的 320*240 單圖層顯示或 4K 色的 320*240 雙圖層顯示。

RA8872 內建 CGROM 能顯示國際標準的 ISO 8859-1/2/3/4 字型，包含 256*4 個可顯示大部份使用於英語系和歐洲國家的半型字字母及符號。在圖形的使用上，RA8872 支援一 2D 的 BTE 引擎 (Block Transfer Engine)，此 BTE 相容於一般通用的 2D BitBLT 的功能，可用於處理大量圖形資料轉換。同時 RA8872 也內建幾何圖形加速引擎 (Geometric Speed-up Engine)，提供使用者可以透過簡單的設定輕鬆的畫出直線、矩形和圓形的幾何圖形形狀。除此之外，RA8872 還包括一些強大的圖形處理功能，如畫面旋轉功能、捲動功能、圖形 Pattern、雙層混合顯示和文字放大等等，這些功能將可節省使用者在中小尺寸 TFT 面板應用的開發時間，並且提昇 MCU 軟體的執行效率。

RA8872 提供低成本的 8-bit 8080 / 6800 MCU 界面，還有一 10-bit 的 4 線式觸控面板控制器，另外 2 組的脈寬調變 (PWM) 可用於調整面板背光或其他應用。相對於其它的解決方案，RA8872 是一個功能強大和廉價的彩色 TFT 控制器，可以讓以往單色 STN 面板的應用順利、快速、輕易的轉成 TFT 面板的應用，解決設計者在軟硬體開發上的疑慮，同時達成低成本、高效能的系統方案。

2. 特性

- ◆ 支援文字和繪圖兩種混和顯示模式
- ◆ 支援 8/12/16-bit Generic RGB TFT 面板:
 - 雙圖層：4K 色最大 320*240 點解析度
 - 單圖層：65K 色最大 320*240 點解析度
- ◆ 色彩深度: 256/4K/65K 色
- ◆ 支援 MCU 界面: 8-bit 資料匯流排的 8080/6800 系列
- ◆ 內建 DDRAM 記憶體: 230KB
- ◆ 內建 2D Block Transfer Engine (BTE) 功能
- ◆ 內建幾何圖形加速繪圖引擎
- ◆ 內建 10KB 字型 ROM (8*16 dots) 及支援標準 ISO8859-1/2/3/4
- ◆ 支援 1 倍到 4 倍字型放大 (垂直和水平)
- ◆ 支援 90 度、180 度、270 度文字旋轉顯示功能
- ◆ 文字垂直旋轉模式功能
- ◆ 支援水平和垂直區域捲動
- ◆ 提供文字游標功能
- ◆ 提供 32*32 pixel 的圖形游標功能
- ◆ 支援 256 個使用者自訂 8*16 字元符號
- ◆ 支援 32 個使用者自建 8*8 pixel 圖形 Pattern
- ◆ 內建 2 組脈波寬度調變 (PWM) 提供 LCD 背光的調節或其他用途
- ◆ 內建 4 線電阻式觸控面板控制器
- ◆ 提供 6 個 GPIO (GPIO0~5)
- ◆ 時脈 (Clock) 來源: 外部晶振配合內部 PLL
- ◆ 電源操作範圍: 3.0V~3.6V
- ◆ 封裝: LQFP-100pin.

3. 系統方塊圖

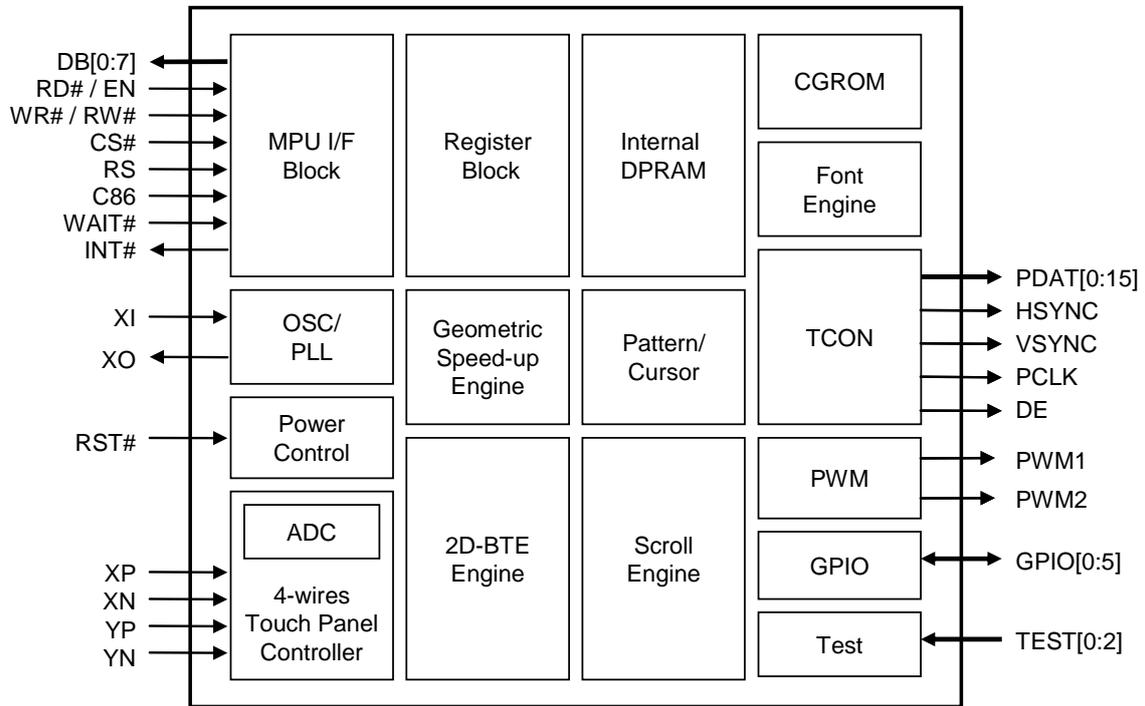


圖 3-1：內部方塊圖

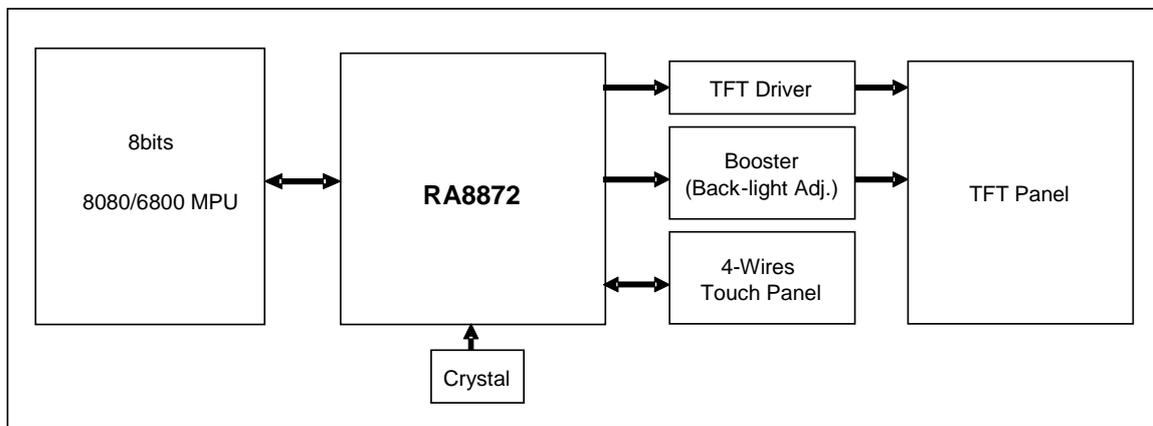


圖 3-2：系統方塊圖

4. 腳位定義

4-1 MCU 界面

接腳名稱	I/O	Pin#	腳位說明															
DB[0:7]	IO	14, 15, 19~24	資料匯流排 (Data Bus) 負責 RA8872 及微處理器 (MCU) 之間的資料傳送與接收。															
RD# / EN	I	9	致能 / 讀取控制訊號 (Enable / Read Enable) 當 MCU 為 8080 系列時，此腳為資料讀取訊號 (RD#)，於低電位動作。 當 MCU 為 6800 系列時，此腳為致能訊號 (EN)，於高電位動作。															
WR# / RW#	I	10	寫入 / 讀-寫控制訊號 (Write / Read-Write) 當 MCU 為 8080 系列時，此腳為資料寫入訊號 (WR#)，於低電位動作。 當 MCU 為 6800 系列時，此腳為資料讀取 / 寫入訊號 (RW#)，於高電位時表示讀取動作，於低電位時表示寫入動作。															
CS#	I	11	晶片選取控制訊號 (Chip Select Input) Low 動作的晶片選取輸入。															
RS	I	12	指令 / 資料選擇控制訊號 (Command / Data Select Input) 此腳位用於區別是進行指令週期或資料週期。當 RS = 0 時，RA8872 為資料讀取或寫入週期。當 RS = 1 時，RA8872 為狀態 (Status) 讀取或指令寫入週期，當於 8080 介面時，通常此腳位和微處理器的 A0 相接。 <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th>RS</th> <th>WR#</th> <th>存取週期</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>資料寫入 (Data Write)</td> </tr> <tr> <td>0</td> <td>1</td> <td>資料讀取 (Data Read)</td> </tr> <tr> <td>1</td> <td>0</td> <td>指令寫入 (CMD Write)</td> </tr> <tr> <td>1</td> <td>1</td> <td>狀態讀取 (Status Read)</td> </tr> </tbody> </table>	RS	WR#	存取週期	0	0	資料寫入 (Data Write)	0	1	資料讀取 (Data Read)	1	0	指令寫入 (CMD Write)	1	1	狀態讀取 (Status Read)
RS	WR#	存取週期																
0	0	資料寫入 (Data Write)																
0	1	資料讀取 (Data Read)																
1	0	指令寫入 (CMD Write)																
1	1	狀態讀取 (Status Read)																
C86	I	13	MCU 界面選擇 0 : Intel 8080 系列 MCU 介面。 1 : Motorola 6800 系列 MCU 介面。															
INT#	O	37	中斷訊號 (Interrupt Signal Output) 用以發出 RA8872 內部的中斷狀況給 MCU。															
WAIT#	O	36	等待訊號 (Wait Signal Output) 用以反應 RA8872 內部的執行使用狀況。當 WAIT# 為 Low 時表示 RA8872 正處於忙碌狀態，無法接受來自 MCU 指令。把此腳位接到 I/O 腳位時，它會被使用於輪詢機制 (Polling) 來監控內部的狀況。															

4-2 LCD面板界面

接腳名稱	I/O	Pin#	腳位說明
PDAT[0:15]	O	85~100	LCD 面板資料匯流排 資料匯流排輸出端接到 TFT LCD 面板的 Driver IC。使用者必須將這些資料匯流排接到對應的 TFT LCD 面板的相對信號。
HSYNC	O	81	HSYNC Pulse 當使用 Generic TFT (數位 TFT 面板) 時，此接腳定義為 HSYNC。
VSYNC	O	82	VSYNC Pulse 當使用 Generic TFT 時，此接腳定義為 VSYNC。
PCLK	O	83	Pixel Clock 當使用 Generic TFT 時，此接腳定義為 PCLK。
DE	O	84	Data Enable 當使用 Generic TFT 時，此接腳定義為 DE。

4-3 觸控界面與脈寬調變界面

接腳名稱	I/O	Pin#	腳位說明
XP	A	8	觸控面板控制訊號 直接接到 4 線式觸控面板的 XP 信號。
XN	A	5	觸控面板控制訊號 直接接到 4 線式觸控面板的 XN 信號。
YP	A	6	觸控面板控制訊號 直接接到 4 線式觸控面板的 YP 信號。 當使用觸控掃描功能時，請在此腳位外接 100Kohm pull-up 電阻。
YN	A	7	觸控面板控制訊號 直接接到 4 線式觸控面板的 YN 信號。
PWM1 PWM2	O	33, 34	PWM 輸出 PWM 輸出，可由暫存器進行程式化輸出。
GPIO[0:5]	IO	64~66, 69~71	通用 GPIO 信號 這些接腳定義為通用 GPIO 信號 (GPIO0~GPIO5)，使用者可由暫存器設定之。

4-4 時脈與電源

接腳名稱	I/O	Pin#	腳位說明
XI	I	28	Crystal 輸入腳位 此為晶體振盪器的輸入端，用來提供內部 PLL 的振盪來源，以便產生 RA8872 的內部時脈 (Clock) 信號。
XO	O	29	Crystal 輸出腳位 此為晶體振盪器的輸出端。
RST#	I	38	重置訊號 (Reset Signal Input) 此腳位為 RA8872 低電位硬體重置輸入訊號。為了提高抗雜訊的能力，此腳位為 Schmitt-Trigger 輸入，當所給的電源準位變低時，能確保此腳位不會被觸發。
TEST[0:2]	I	40~42	測試模式輸入訊號 (Test Mode Input) 此腳位為測試訊號，必須保持接地 (GND)。
VR1	A	76	參考電壓輸入 此腳為一參考電壓的穩壓輸入，外接 0.1uF 的電容到地即可。
VR2	A	74	參考電壓輸出 此腳為內部的參考電壓輸出，外接 0.2uF 的電容到地即可。
ADC_VREF	A	4	ADC 參考電壓 ADC 的輸入參考電壓，可以選擇內部產生，或是由外部輸入。此接腳必須接一 1~10uF 電容到地 (GND) 以提升 ADC 轉換的穩定度。
LDO_VDD	P	27, 79,	LDO VDD 內部 LDO (Low Dropout Regulator) 的電源 (3.3V) 輸入，用以產生 1.8V 電源輸出。
LDO_GND	P	25, 78	LDO GND LDO 的接地線。
LDO_OUT	P	80	LDO 電壓輸出 LDO 1.8V 電源輸出，於靠近輸出端處接一電容到地以提升濾波效果。
LDO_CAP	P	30	LDO 的濾波電容接點 必須接一 1uF 以上的濾波電容到地以減少雜訊干擾。
CORE_VDD	P	17, 57	內部核心電路的 VDD 電源 內部核心電路的 VDD 電源為 1.8V，請接到 LDO_OUT，並於靠近輸入端處接一 1uF 以上的濾波電容到地以減少雜訊干擾。
ADC_VDD	P	2	ADC VDD 內部 ADC 電源 (3.3V) 輸入。請將此信號接至 3.3V。

接腳名稱	I/O	Pin#	腳位說明
ADC_GND	P	3	ADC GND 內部 ADC 的接地線。請將此信號接地。
VDD	P	18, 32, 61, 77	I/O 的 VDD 電源信號 VDD 為 3.3V 輸入。
GND	P	1, 16, 31, 35, 50, 51, 59	GND 內部核心電路及 IO 的接地線。

5. 產品封裝

